

PAT-NO: JP02000269504A

DOCUMENT-IDENTIFIER: JP 2000269504 A

TITLE: SEMICONDUCTOR DEVICE, ITS MANUFACTURE AND  
LIQUID CRYSTAL  
DISPLAY DEVICE

PUBN-DATE: September 29, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
ISHIHARA, SHINGO	N/A
WAKAGI, MASATOSHI	N/A
ANDO, MASAHIKO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A

APPL-NO: JP11069529

APPL-DATE: March 16, 1999

INT-CL (IPC): H01L029/786, G02F001/1365 , H01L051/00 , H01L021/336

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a thin-film transistor in which a semiconductor channel region is patterned.

SOLUTION: On a glass substrate 101, a gate electrode 102, a gate insulating film 103, a source electrode 104, and a drain electrode 105 are formed, thereon a patterned insulating film is formed, and a region 110 on the gate electrode is removed. An organic semiconductor film is vapor-deposited on the removed region. An organic semiconductor film 107, formed in the region 110 where the patterned insulating film was removed, turns into a channel region and is isolated from the organic semiconductor film 108 on a patterned

insulating film

106. That is, the organic semiconductor channel region is patterned in equal size as the gate electrode.

COPYRIGHT: (C) 2000, JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-269504

(P2000-269504A)

(43)公開日 平成12年9月29日(2000.9.29)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコ-ト*(参考)
H 0 1 L 29/786		H 0 1 L 29/78	6 1 8 B 2 H 0 9 2
G 0 2 F 1/1365		G 0 2 F 1/136	5 0 0 5 F 1 1 0
H 0 1 L 51/00		H 0 1 L 29/28	
21/336		29/78	6 2 7 C

審査請求 未請求 請求項の数5 O L (全 10 頁)

(21)出願番号 特願平11-69529

(22)出願日 平成11年3月16日(1999.3.16)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 石原 慎吾

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 若木 政利

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74)代理人 100068504

弁理士 小川 勝男

最終頁に続く

(54)【発明の名称】 半導体装置、その製造方法及び液晶表示装置

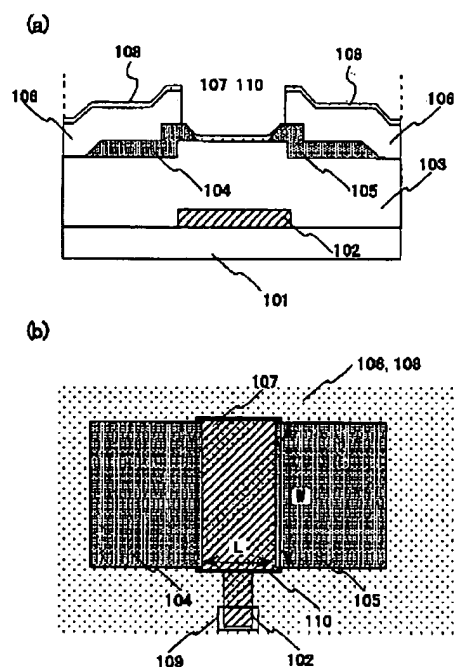
(57)【要約】

【課題】半導体チャネル領域がパターン化された薄膜トランジスタを提供すること。

【解決手段】ガラス基板101上にゲート電極102、ゲート絶縁膜103、ソース電極104、ドレイン電極105を形成する。その上にパターン化絶縁膜を形成し、ゲート電極上の領域110を除去する。その上に、有機半導体膜を蒸着する。パターン化絶縁膜の除去した領域110内に形成された有機半導体膜107はチャネル領域となり、パターン化絶縁膜106上の有機半導体膜108と分離され、有機半導体チャネル領域がゲート電極と同等のサイズにパターン化されたことになる。

【効果】本発明を用いれば、半導体チャネル領域がパターン化された薄膜トランジスタが可能となる。

図 1



## 【特許請求の範囲】

【請求項1】基板、ゲート電極、ゲート絶縁層、ソース電極、ドレイン電極、及び半導体層からなる半導体装置において、チャンネル領域以外において前記ゲート絶縁層と前記半導体層の間にパターン化絶縁層を少なくとも有することを特徴とする半導体装置。

【請求項2】請求項1において、前記パターン化絶縁層に感光性絶縁膜を用いることを特徴とする半導体装置。

【請求項3】ガラス基板上にゲート電極、ゲート絶縁層、ソース電極、ドレイン電極を形成し、絶縁膜を形成したのち、ゲート電極上の絶縁膜を除去した後、半導体膜を形成することを特徴とする半導体装置の製造方法。

【請求項4】請求項1において、前記半導体層が有機半導体を有することを特徴とする半導体装置。

【請求項5】請求項1から請求項2、及び請求項4に記載されている半導体装置をアクティブ素子として用いることを特徴とするアクティブマトリクス液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置に関わり、特にアクティブマトリクス液晶表示装置或いはICカードに関わる。

## 【0002】

【従来の技術】近年、薄膜トランジスタ(TFT)に代表されるアクティブ素子を用いたアクティブマトリクス液晶表示装置は、CRTと同等の高画質、CRTよりも低消費電力で省スペースといった点からパソコンやワークステーションなどのモニタとしても使用されつつある。しかし、アクティブマトリクス液晶装置は、CRTに比べて値段が高く、より普及していくためには、一層の低価格化が求められている。低価格化の手法の一つとして、簡便な作製法の有機薄膜トランジスタ(有機TFT)をアクティブ素子に適用することが考えられている。現行のアモルファスシリコンTFTの絶縁層及び半導体層を作製するプラズマ化学気相成長(CVD)装置、及び電極を作製するスパッタ装置は高額である。また、CVD法では成膜温度が230~350度と高く、また、クリーニング等の保守を頻繁に行う必要があり、スループットが低い。一方、有機TFTを作製する塗布装置、真空蒸着装置はCVD装置、スパッタ装置と比べて安価であり、それらの装置では、成膜温度が低く、メンテナンスが簡単である。そのため、液晶表示装置に有機TFTを適用した際は、コストの大幅な削減が期待できる。

【0003】一般的な有機TFTは、ガラス基板、ゲート電極、ゲート絶縁膜、ソース電極、ドレイン電極、及び有機半導体膜の構成からなる。ゲート電極に印加する電圧を変えることで、ゲート絶縁膜と有機半導体膜の界面の電荷量を過剰、或いは不足にし、ソース電極/有機半導体/ドレイン電極間を流れるドレイン電流値を変化させ、スイッチングを行う。

【0004】特開平8-228035号公報は、前記有機半導体膜に6量体チオフェンオリゴマ蒸着膜を用いて有機TFTを作製することを開示する。また、文献(Y-Y. Lin, D.J. Gundlach, S. F. Nelson, and T. N. Jackson, IEEE Transactions on Electron Devices, Vol. 44, No. 8 p.p. 1325-1331(1997))では、有機半導体膜にペンタセン蒸着膜を用いて高性能有機TFTを作製したことを開示する。また、特開平8-191162号公報は、半導体膜、ソース電極、ドレイン電極、ゲート電極に有機材料を用い、かつ、ゲート絶縁膜にシアノ基を有する絶縁性ポリマーを用いる有機TFTを作製したことを開示する。

【0005】特開平8-228035号公報、及び特開平10-125924号公報では、蒸着法を用いて、有機半導体膜を形成しているが、半導体膜のパターン化に関する記載はない。例えば、Mo製の金属マスクを用いてパターン形成をした場合、パターンの最小サイズは100 $\mu$ m程度となり、現行の液晶ディスプレイ装置の画素サイズ(10 $\times$ 30 $\mu$ m<sup>2</sup>)と比べて大きくなる。また、既存のホトリソグラフィ法(ホトリソ法)を用いた場合、レジスト材料に用いる極性溶媒、或いは溶媒を脱離するためのアニールによる半導体層へのキャリア注入等の劣化が懸念される。

【0006】また、特開平2-239663号公報では、基板上に2枚の平行電極の間にパターン化された有機半導体層を有する2端子電子素子に関する記載がある。これは、下部電極上に電極部分を除去したパターン化絶縁膜を形成し、下部電極を用いて、下部電極と同等のサイズの有機半導体膜を作製する。この発明では、材料がデトラシアノキノジメタン等の電子供与体となる有機材料に限定され、他の材料に適用できない。また、この作製法をTFT等の3端子素子に適用することはできない。

## 【0007】

【発明が解決しようとする課題】従来技術の有機TFTでは、有機半導体膜を微小加工できず、ゲート電極に比べて大面積である。そのため、回り込みによるオフ電流の増大がおこる。また、有機半導体膜が大面積であるため遮光層で覆いきれなくなり、光励起で発生するキャリアによるオフ電流が増加する。この結果、スイッチ素子の性能を示す電流のオン/オフ比が小さくなる。オン/オフ比が小さくなると、例えば、液晶ディスプレイアクティブ素子に用いた場合、オフ状態でも電流が流れるため、液晶に印加された電圧が下がってしまい、保持特性が低下する。

【0008】また、オフ電流が増大することにより、スイッチの急峻性を示す、ドレイン電流を1桁増加させるのに必要なゲート電圧変化量(S値)が大きくなり、TFT特性が低下する。

【0009】また、上記有機TFTを液晶表示装置のアクティブ素子に用いた場合、隣接する信号配線との間で

TFTを構成するために、隣接信号配線によって液晶画素への書き込みが起こり、コントラストの低下につながる。

【0010】本発明の目的は、有機TFT素子において、上記TFT特性の低下、及び液晶表示装置における隣接信号配線の影響によるコントラストの低下を回避する新しいパターン化法を開発することである。

【0011】

【課題を解決するための手段】上記目的は、基板、ゲート電極、ゲート絶縁層、ソース電極、ドレイン電極、及び有機半導体層からなる有機薄膜トランジスタにおいて、前記ゲート絶縁層と前記半導体層の間にパターン化した絶縁層を介して、前記有機半導体膜のチャネル領域をゲート電極と同等のサイズにパターン化することにより達成される。

【0012】また、本発明は、前記絶縁層に感光性絶縁膜を用いることも可能である。

【0013】つぎに、本発明はアクティブマトリクス液晶表示装置のアクティブ素子として用いることを特徴とする。

【0014】ここでいう有機TFTとは、導電ゲート電極、ゲート絶縁層、水平に間隔を置くソース電極とドレイン電極、及び有機半導体層によって構成される。有機TFTは、ゲート電極に印加される電圧の極性に応じて、蓄積状態または空乏状態の何れかで動作する。

【0015】本発明のゲート電極は、ソース電極とドレイン電極の間、及びソース／ドレイン電極の長手方向を1辺とする領域の真上或いは真下にあり、電極サイズは位置合わせ精度を考慮して、前記領域の各辺の1.1から1.2倍の大きさとなることが望ましい。電極形成プロセスが簡便な塗布法を用いたポリアニリン、ポリチオフェン等の有機材料、導電性インクが望ましい。また、既存のホトリソグラフ法を用いて電極形成が可能な金、白金、クロム、パラジウム、アルミニウム、インジウム、モリブデン、ニッケル、等の金属や、これら金属を用いた合金や、ポリシリコン、アモルファスシリコン、錫酸化物、酸化インジウム、インジウム・錫酸化物(ITO)等の無機材料が望ましい。もちろんこれらの材料に限られるわけではなく、また、これらの材料を2種以上併用しても差し支えない。

【0016】本発明のゲート絶縁膜に用いる材料として、ゲート電極と同じように塗布法が可能なポリクロロピレン、ポリエチレンテレフタレート、ポリオキシメチレン、ポリビニルクロライド、ポリフッ化ビニリデン、シアノエチルアルラン、ポリメチルメタクリレート、ポリサルフォン、ポリカーボネート、ポリイミド等の有機材料が望ましい。また、既存ホトリソ法を用いることができるSiO<sub>2</sub>、SiN<sub>x</sub>、Al<sub>2</sub>O<sub>3</sub>等の無機材料が望ましい。もちろんこれらの材料に限られるわけではなく、また、これらの材料を2種以上併用しても差し支えない。

い。

【0017】本発明で用いるソース電極及びドレイン電極の材料としては、ほとんどの有機半導体が、電荷を輸送するキャリアがホールであるP型半導体であることから、半導体層とオーミック接触をとるために、仕事関数の大きい金属が望ましい。具体的には、金、白金が挙げられるが、これらの材料に限定されるわけではない。また、半導体層表面にドーパントを高密度にドーパした場合は、金属／半導体間をキャリアがトンネルすることが可能となり、金属の材質によらなくなるため、ゲート電極であげた金属材料も対象となる。

【0018】本発明のパターン化絶縁膜とは、ゲート絶縁膜と有機半導体層の間に形成され、ゲート電極の真上或いは真下にある絶縁膜の領域を除去した構成となる。また、除去される絶縁膜の領域は、ゲート電極サイズと同等が望ましい。このパターン化絶縁膜は、半導体膜を形成する際のマスクパターンとしての機能を有する。即ち、パターン化絶縁膜を形成後、半導体膜を堆積すれば、チャネル領域として機能する領域のみに半導体膜をゲート絶縁膜と接するように形成できる。また、ゲート電極の真上或いは真下にある絶縁膜の領域を除去した除去部分でない部分においては、このパターン化絶縁膜(ソース電極・ドレイン電極が存在する部分ではこれら電極と共に)を介して半導体膜が形成される。これにより、チャネル領域に半導体膜を精度良く形成できる。

【0019】本発明の感光性絶縁膜とは、それ自体がホトパターン化性を兼備しているものであって、レジスト材料が不要になり、作製工程が短縮される。パターン化絶縁膜の材料としては、選択エッチングを行うために、ゲート絶縁膜と違う絶縁材料を用いる必要がある。

【0020】絶縁膜の具体例としては、SiO<sub>2</sub>、SiN<sub>x</sub>、Al<sub>2</sub>O<sub>3</sub>等の無機材料やポリクロロピレン、ポリエチレンテレフタレート、ポリオキシメチレン、ポリビニルクロライド、ポリフッ化ビニリデン、シアノエチルアルラン、ポリメチルメタクリレート、ポリサルフォン、ポリカーボネート、ポリイミド等の有機材料が挙げられるが、これらの材料に限定されるわけではない。

【0021】本発明の有機半導体材料としては、 $\pi$ 電子共役系の芳香族化合物、鎖式化合物、有機顔料、有機けい素化合物等が望ましい。具体的には、ペンタセン、テトラセン、チオフェンオリゴマ誘導体、フェニレン誘導体、フタロシアニン化合物、ポリアセチレン誘導体、ポリチオフェン誘導体、シアニン色素等が挙げられるが、これらの材料に限定されるわけではない。

【0022】本発明の有機TFT製造方法は、ガラス基板上にゲート電極、ゲート絶縁層、ソース電極、ドレイン電極を形成し、絶縁膜を形成したのち、ゲート電極上の絶縁膜を除去した後、半導体膜を形成することを中心とする。本発明の有機TFT製造方法としては、無機絶縁膜等には、プラズマCVD法、金属膜、錫酸化物、酸

化インジウム、ITO等には、スパッタ法が用いられる。また、パターン加工には、既存のホトリソグラフ法とドライエッチング或いはウエットエッチング法が用いられる。これら作製法に関する詳細な説明は、松本正一編「液晶ディスプレイ技術—アクティブマトリクスLCD—」第2章 産業図書(1996年)に記載されている。また、導電性有機材料、導電性インク、絶縁性有機材料、半導体有機材料を原料とする薄膜の作製方法として、スピンコート法、キャスト法、引き上げ法、真空蒸着法、等が挙げられる。

【0023】ここでいうアクティブマトリクス液晶表示装置とは、表示部を構成している画素ごとにアクティブマトリクス素子が付加され、これを通して液晶に電圧が印加されるものである。駆動法としては以下の方式が取られる。n行の走査線とm列の信号線からなるn×mマトリクス配線の交点に、TFT等のアクティブマトリクス素子が設けられ、TFTのゲート電極は走査線に、ドレイン電極は信号線に、ソース電極は画素電極に接続される。走査線にはアドレス信号、信号線には表示信号が供給され、オン/オフ信号が乗畳されたアドレス信号で制御されるTFTスイッチを介して、画素電極上の液晶を動作させる。有機TFTをスイッチング素子に適用した場合、製造プロセスが簡易化され、低価格が可能となる。

【0024】以上、有機TFTを中心に説明したが、本発明のTFT構造及びその製造方法は有機材料以外の半導体層を有するTFTにも適用可能である。

【0025】

【発明の実施の形態】(実施例1)本発明による有機TFT素子を、図1及び図2により説明する。

【0026】図1(a)に実施例1の有機TFT素子構造断面図を示す。図1(b)は、実施例1の有機TFT素子構造の平面図を示す。101はガラス基板、102はゲート電極、103はゲート絶縁膜、104はソース電極、105はドレイン電極、106はパターン化絶縁膜、107はチャネル領域の6量体チオフェンオリゴマ(a-6T)有機半導体膜、108は非チャネル領域のa-6T有機半導体膜、109はゲート電極取り出し用穴、110はパターン化絶縁膜の除去領域である。すなわち、パターン化絶縁膜106は、ゲート絶縁膜103と有機半導体層(有機半導体膜107)の間に形成された絶縁膜を、ゲート電極102の上方或いは下方(本実施例では上方)にある絶縁膜のうち、パターン化絶縁膜の除去領域110を除去した構成となる。また、除去される絶縁膜の領域312は、ゲート電極102のチャネル領域の大きさと同等となっている。

【0027】また、図1(b)に示されるように、ソース電極104とドレイン電極105は、Wの幅を有し、Lの間隔をもって配置される。ゲート電極102は、一方の側に引出され、ゲート電極取り出し用穴109よ

り、外部に接続される。有機半導体膜107は、ソース電極104及びドレイン電極105の端部の斜面部分において接するように構成される。

【0028】図2(a)に、図1に構成を示した有機TFTの作製工程を示す(工程201~211)。また、図2(b)に、図2(a)の工程で用いられるホトリソ工程を示す(工程212~216)。図2(b)左欄に、処理の流れを示し、右欄に対応した、構造の変化を示す。図中において、217はレジスト膜、218は加工膜、219は基板、220はホトマスクを示す。

【0029】コーニング1737よりなるガラス基板101上に厚さ約150nmのCrMo膜をスパッタリング法により形成する(工程201)。図2(b)に示したホトリソ工程によりCrMo膜をパターン化してゲート電極102を形成する(工程202)。

【0030】ホトリソ工程では、パターン化する加工膜218に、スピンコート法によりレジスト膜217を形成し(工程212)、ホトマスク220を通してUV光を照射しレジストを感光させ(工程213)、現像、ポストバークすることでマスクパターンをレジスト膜に転写する(工程214)。続いて、湿式或いは乾式エッチング法にてレジストで被覆されていない部分を除去し(工程215)、レジストをはく離する(工程216)。

【0031】ゲート電極102を形成したガラス基板101上にCVD法により、厚さ300nmの酸化シリコン(SiO<sub>2</sub>)膜のゲート絶縁膜103を形成する(工程203)。ゲート絶縁膜103は、ゲート電極102の存在により、ゲート電極102と同等の幅分隆起した構造となっている。SiO<sub>2</sub>膜の形成に用いた原料ガスは以下の通りである：SiH<sub>4</sub>+N<sub>2</sub>O。ホトリソ工程により、SiO<sub>2</sub>膜にゲート電極取り出し用穴109を形成する(工程204)。その上にスパッタ法を用いて、厚さ20nmのCrMo膜を形成し、ホトリソ工程によりパターン化して、ソース電極104、ドレイン電極105を形成する(工程205、206)。その上に蒸着法を用いて形成した厚さ150nmのAu膜をホトリソ工程によりパターン化して、ソース電極104、ドレイン電極105を形成する。CrMo膜はAu膜とSiO<sub>2</sub>膜の密着性を向上させるために用いた。ソース電極、ドレイン電極の大きさは、(1000×50μm<sup>2</sup>)である。この場合、チャネル幅Wは1000μmとなる。また、チャネル長Lはソース/ドレイン電極間のギャップに対応し、50μmである。

【0032】通常の有機TFT素子では、この上に有機半導体膜を作製するが、本発明では、その上に、CVD法を用いて、厚さ500nmの窒化シリコン(SiN<sub>x</sub>)膜を形成する(工程209)。SiN<sub>x</sub>膜の形成に用いた原料ガスは以下の通りである：SiH<sub>4</sub>+NH<sub>3</sub>+N<sub>2</sub>。ホトリソ工程によりSiN<sub>x</sub>膜の一部を除去する

(工程210)。除去領域110の位置は、図1(b)に示したように、ソース電極とドレイン電極の間の領域(W×L)と同心にあり、チャネル長L、チャネル幅Wの、それぞれ、1.1倍の大きさである。その上に厚さ100nmの6量体チオフェンオリゴマ(a-6T)有機半導体膜を真空蒸着法により形成する(工程211)。a-6T有機半導体膜の作製条件は以下の通りである。蒸着装置チャンバー内の到達真空度は、 $3\sim 5\times 10^{-6}$  torrである。a-6T粉末をMo製抵抗加熱用ボートにのせ、約300℃に加熱して蒸着する。以上により、有機TFTが完成する。

【0033】本実施例では、SiNx膜の除去領域110内に形成されたチャネル領域のa-6T有機半導体膜107がソース電極104、ドレイン電極105、或いはゲート絶縁膜103に接し、ドレイン電流の流れるチャネル領域となる。また、SiNx膜の除去領域110を異方性エッチング法で形成したため、除去領域の基板表面に垂直な断面とソース/ドレイン電極表面のなす角(テーパ角)が90度近くになった。そのため、図1(a)に示したように、SiNx膜106上にあるa-6T有機半導体膜108と、チャネル領域を形成するa-6T有機半導体膜107が断切れ状態となり、チャネル領域がゲート電極と同等のサイズとなった。その結果、ソース/ドレイン電極間の回り込み電流が低下し、オフ電流が $10^{-11}$ Aから $10^{-12}$ Aと小さくなった。また、スイッチングの急峻性を示すS値も15から3に減少することができた。また、a-6T有機半導体膜の有効サイズが小さくなったため、光励起で発生するキャリアによる光電流が抑制された。

【0034】本実施例のチャネル領域は $1100\times 55\mu\text{m}^2$ となり、通常の金属マスクを用いた蒸着マスクのパターン化方法では実現できない。また、本発明のパターン化方法では、ホトリソ工程を用いているため、液晶表示装置のアクティブマトリクス素子に必要なサイズを実現できる。

【0035】この結果、本発明によれば、ソース/ドレイン電極と有機半導体膜の間にパターン化した絶縁層を介することにより、基板全面に蒸着した有機半導層がゲート電極と同等のサイズにパターン化され、電極間の回り込み電流、及び光励起によるオフ電流の増加が抑制され、高性能有機TFT素子が得られることが判る。

【0036】(実施例2)次に、本発明による有機TFT素子において、パターン化絶縁膜に感光性有機絶縁膜を用いた実施形態について、図3及び図4により説明する。

【0037】図3(a)に実施例2の有機TFT素子構造断面図を示す。図3(b)は、実施例2の有機TFT素子構造の平面図を示す。301はガラス基板、302はゲート電極、303はゲート絶縁膜、304はソース電極、305はドレイン電極、306は感光性有機絶縁

膜からなるパターン化絶縁膜、307はチャネル領域のa-6T有機半導体膜、308は非チャネル領域のa-6T有機半導体膜、309はゲート電極取り出し用穴、310は感光性有機絶縁膜の除去領域である。すなわち、感光性有機絶縁膜からなるパターン化絶縁膜306は、ゲート絶縁膜303と有機半導体層(有機半導体膜307)の間に形成された感光性有機絶縁膜を、ゲート電極302の上方或いは下方(本実施例では上方)にある絶縁膜のうち、感光性有機絶縁膜の除去領域312を除去した構成となる。また、除去される絶縁膜の領域は、ゲート電極302のチャネル領域の大きさと同等となっている。また、図3(b)に示されるように、ソース電極304とドレイン電極305は、Wの幅を有し、Lの間隔をもって配置される。ゲート電極302は、一方の側に引出され、ゲート電極取り出し用穴309より、外部に接続される。有機半導体膜307は、ソース電極304及びドレイン電極305の端部の斜面部分において接するように構成される。

【0038】図4(a)に、図3に示した有機TFTの作製工程を示す(工程401~411)。また、図4(b)に、図4(a)に示した工程で用いられるホトリソ工程を示す(工程412~414)。

【0039】コーニング1737ガラス基板301上に形成するゲート電極302、ゲート絶縁層のSiO<sub>2</sub>膜からなるゲート絶縁膜303、ゲート電極取り出し用穴309、ソース電極304、ドレイン電極305、の形成方法は実施例1と同じである(工程401~408)。さらに、その上に、塗布法により、厚さ2μmのベンゾシクロブテン(BCB)有機絶縁膜を形成する(工程409)。次に、ホトリソ工程によりBCB絶縁膜の一部を除去する(工程410)。除去領域310の位置、大きさは実施例1記載の除去領域110と同等である。図4(b)に示したように、BCB絶縁膜は自身がホトレジストを兼ねるため、図2(b)に示した5工程の通常ホトリソ工程に比べて、レジスト塗布(工程212)、レジストはく離(工程216)工程が短縮され、製造プロセスが簡略化される。

【0040】次に、BCB絶縁膜の上に膜厚20nmのa-6T有機半導体膜を真空蒸着法により形成する。蒸着条件は、実施例1記載の通りである。BCB絶縁層を除去した領域310のa-6T有機半導体膜307は、ソース電極304、ドレイン電極305、或いはゲート絶縁膜303に接し、チャネル領域となる。一方、BCB絶縁膜からなるパターン化絶縁膜306のa-6T有機半導体膜308はa-6T有機半導体膜307と接触できなくなるため、チャネル領域はゲート電極と同等のサイズにパターン化される。以上により、有機TFTが完成する。

【0041】本実施例では、パターン化絶縁層除去領域の形成プロセスが簡略された上、実施例1同様、オフ電

流が低下し、TFT特性が向上した。

【0042】この結果、本発明によれば、ソース/ドレイン電極と有機半導体膜の間にパターン化感光性有機絶縁層を挿入することにより、有機半導体チャネル領域が最適化され高性能有機TFT素子が得られることが判る。

【0043】(実施例3)次に、本発明による有機TFT素子をアクティブマトリクス液晶表示装置に用いた実施形態について、図5から図7により説明する。

【0044】図5に本発明によるアクティブマトリクス液晶表示装置を示す。図6に、図5中のA-A'線におけるアクティブマトリクス液晶表示装置の断面を示す。501はガラス基板、502はゲート電極、503はゲート絶縁膜、504はソース電極、505はドレイン電極、506はパターン化絶縁膜、507はチャネル領域のa-6T有機半導体膜、508は非チャネル領域のa-6T有機半導体膜、509、509'は信号配線、510は走査配線、511は画素電極、512はSiOx保護膜、513、513'は配向膜、515は対向電極、516は液晶組成物、517はスペーサビーズ、518、518'は偏光板、519はTFT基板、520は対向基板である。

【0045】図7に、図5及び図6で示したアクティブマトリクス液晶表示装置の作製工程を示す(工程701~722)。

【0046】まず、図7(a)に示した作業工程に従って、TFT基板519を作製する。コーニング1737ガラス基板501上に厚さ約150nmのCrMo膜をスパッタリング法により形成する(工程701)。ホトリソ工程によりCrMo膜をパターン化して走査配線510、及びゲート電極502を形成する(工程702)。その上に、CVD法により、厚さ300nmのSiO<sub>2</sub>膜からなるゲート絶縁膜503を形成する(工程703)。この上に、スパッタリング法により厚さ300nmのITO薄膜を形成後、ホトリソ工程によりパターン化して、画素電極511を形成する(工程705、706)。さらに、その上に、蒸着法を用いて形成した厚さ150nmのAu薄膜をホトリソ工程によりパターン化して、信号配線509、ソース電極504、及びドレイン電極505、を形成する(工程709、710)。実施例1と同じように、Au膜とSiO<sub>2</sub>膜の密着性をあげるために、膜厚20nmのCrMoパターンを挿入してある(工程707、708)。さらに、その上に、CVD法により、厚さ約500nmのSiNxからなるパターン化絶縁膜を形成する(工程711)。実施例1と同じように、ホトリソ工程を用いてSiNx絶縁膜の一部を除去し(工程712)、その上に、膜厚20nmのa-6T有機半導体蒸着膜を形成する(工程713)。さらにその上に、保護膜512として、膜厚500nmのSiOx蒸着膜を形成する(工程714)。その上にスピ

コート法により厚さ約200nmの配向膜513を形成する(工程716)。以上により、TFT基板519が完成する。

【0047】次に、図7(b)に示した作業工程に従って、対向基板520を作製する。コーニング1737からなるガラス基板514上に、スパッタ法を用いて厚さ140nmのITO対向電極515を形成する(工程717)。その上にスピコート法を用いて厚さ200nmの配向膜513'を形成する(工程718)。

【0048】液晶パネルは、図7(c)に示した作業工程に従って作製する。TFT基板519及び対向基板520上の配向膜513及び513'の表面を配向処理後(工程719)、直径約4μmの酸化シリコンからなるスペーサビーズ517をTFT基板519表面上に分散させる(工程720)。TFT基板519及び対向基板520を挟持して形成したセルギャップ間に液晶組成物516を封入する(工程721)。TFT基板519及び対向基板520の表面に偏光板518及び518'を貼り付けて、液晶パネルが形成される(工程722)。

【0049】本実施例では、実施例1と同じく、パターン化絶縁膜506の存在により、チャネル領域のa-6T有機半導体膜507がゲート電極と同サイズにパターン化されたため、オフ電流が1桁低下した。

【0050】また、図5及び図6に示したドレイン電極505と隣接信号配線509'の間の領域には、a-6T有機半導体膜508が存在するが、有機半導体パターン化絶縁膜506を介しているために、ドレイン電極505と隣接信号配線509'によるTFT動作は起こらず、従って、隣接信号配線による書き込みが起こらなかった。

【0051】この結果、本発明によれば、ソース/ドレイン電極と有機半導体膜に絶縁層を介することにより、有機半導体チャネル領域がパターン化された有機TFT素子が得られ、配線間のクロストークが起こりにくいアクティブマトリクス液晶装置が得られる。

【0052】有機TFT素子は、ICカードに用いる能動素子としても使用できる。この場合、コーニング1737を用いたガラス基板101基板をポリマーのアラックチックにすることにより、カード自体に直接積層することが可能となる。

【0053】以上述べたように、半導体チャネル領域がパターン化された薄膜トランジスタを提供することが、性能向上に望ましい。

【0054】具体的には、ガラス基板101上にゲート電極102、ゲート絶縁層103、ソース電極104、ドレイン電極105を形成する。その上にパターン化絶縁膜を形成し、ゲート電極上の領域110を除去する。その上に、有機半導体膜を蒸着する。パターン化絶縁膜の除去した領域110内に形成された有機半導体膜107はチャネル領域となり、パターン化絶縁膜106上の



有機半導体膜108と分離され、有機半導体チャネル領域がゲート電極と同等のサイズにパターン化されたことになる。これにより、半導体チャネル領域が精度良くパターン化された薄膜トランジスタが可能となり、半導体チャネル領域が最適化でき、特に有機半導体膜を用いた薄膜トランジスタの性能向上が達成できる。

#### 【0055】

【発明の効果】本発明を用いれば、有機TFT素子において半導体チャネル領域が最適化され、ドレインオフ電流の低下、及びアクティブマトリクス液晶装置における隣接信号配線による液晶画素への書き込みが回避可能となる。

#### 【図面の簡単な説明】

【図1】本発明の一実施の形態である有機TFT素子の断面構造および平面構造を示す図である。

【図2】実施例1に示す有機TFT素子の作製プロセスを示す図である。

【図3】本発明の一実施の形態である有機TFT素子の断面構造および平面構造を示す図である。

【図4】実施例2に示す有機TFT素子の作製プロセスを示す図である。

【図5】本発明の一実施の形態である有機TFT素子を用いたアクティブマトリクス液晶表示装置の基本構成を示す図である。

【図6】図5中のA-A'線における画素部の断面構造を示す図である。

【図7】実施例3に示す有機TFT素子の作製プロセスを示す図である。

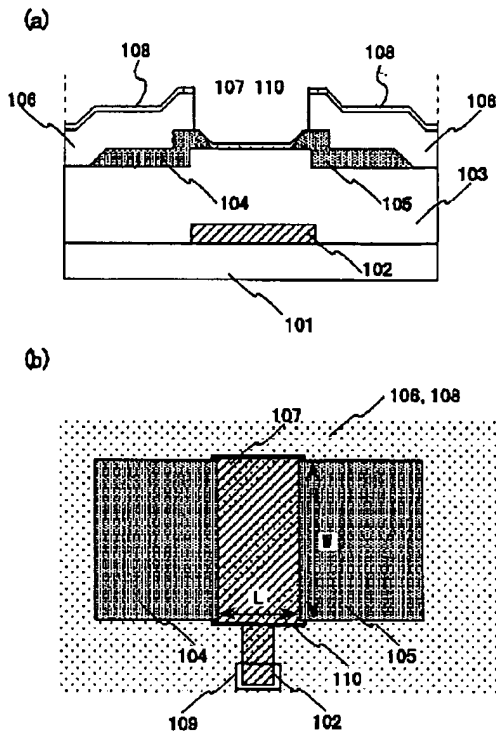
#### 【符号の説明】

101, 301, 501, 514…ガラス基板、102, 302, 502…ゲート電極、103, 303, 503…ゲート絶縁膜、104, 304, 504…ソース電極、105, 305, 505…ドレイン電極、106, 306, 506…パターン化絶縁膜、107, 307, 507…チャネル領域のa-6T有機半導体膜、1

08, 308, 508…非チャネル領域のa-6T有機半導体膜、109, 309…ゲート電極取り出し用穴、110, 310…パターン化絶縁膜の除去領域、201, 205, 401, 405, 701, 707…CrMoスパッタ膜形成、202, 402…ゲート電極形成ホトリソ工程、203, 403, 703…ゲート絶縁膜形成、204, 404, 704…ゲート電極取り出し穴形成ホトリソ工程、206, 406…CrMoソース/ドレイン電極形成ホトリソ工程、207, 407, 709…Au蒸着膜形成、208, 408…Auソース/ドレイン電極形成ホトリソ工程、209…SiNx膜形成、210, 712…SiNx絶縁膜除去領域形成ホトリソ工程、211, 411, 713…a-6T有機半導体膜形成、212…レジスト塗布工程、213…露光工程、214…現像工程、215…エッチング工程、216…レジストはくり離工程、217…レジスト膜、218…加工膜、219, 415…基板、220, 417…ホトマスク、409…BCB有機絶縁膜塗布、410…BCB絶縁膜除去領域形成ホトリソ工程、416…感光性有機絶縁膜、509, 509'…信号配線、510…走査配線、511…画素電極、512…保護膜、513, 513'…配向膜、515…対向電極、516…液晶組成物、517…スペーサビーズ、518, 518'…偏光板、519…TFT基板、520…対向基板、702…ゲート電極・走査配線形成ホトリソ工程、705…ITO膜スパッタ形成、706…画素電極形成ホトリソ工程、708…CrMoソース/ドレイン電極・信号配線形成ホトリソ工程、710…Auソース/ドレイン電極・信号配線形成ホトリソ工程、714…SiOx蒸着膜形成、715…SiOx蒸着膜取り出し用穴形成ホトリソ工程、716, 718…配向膜塗布、717…対向電極用ITOスパッタ膜形成、719…配向膜配向処理、720…TFT基板ビーズ分散、721…TFT基板・対向基板によるセルへの液晶封入、722…偏光板貼り付け。

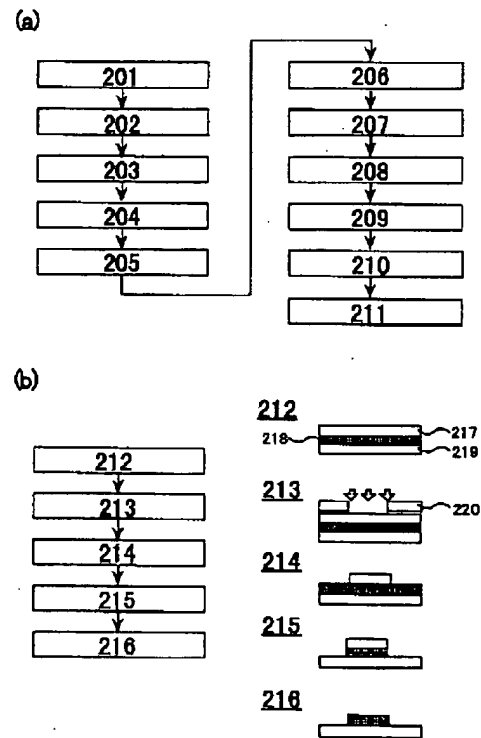
【図1】

図 1



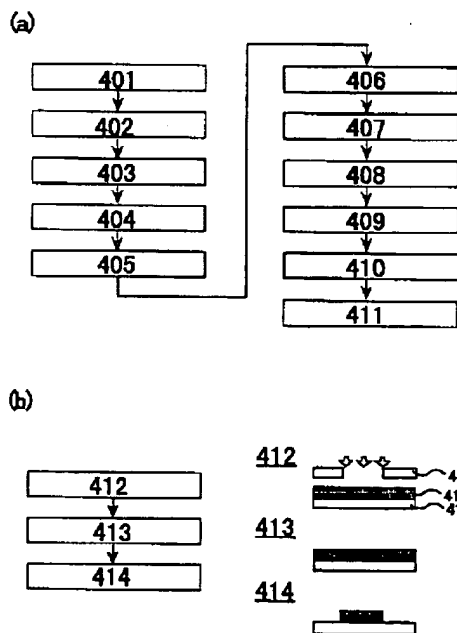
【図2】

図 2



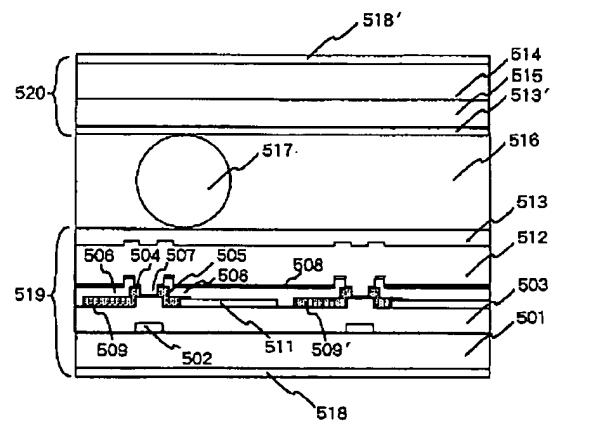
【図4】

図 4



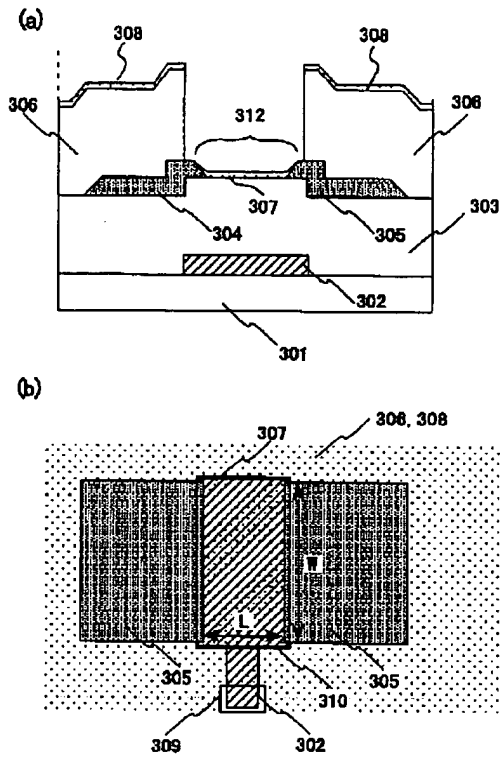
【図6】

図 6



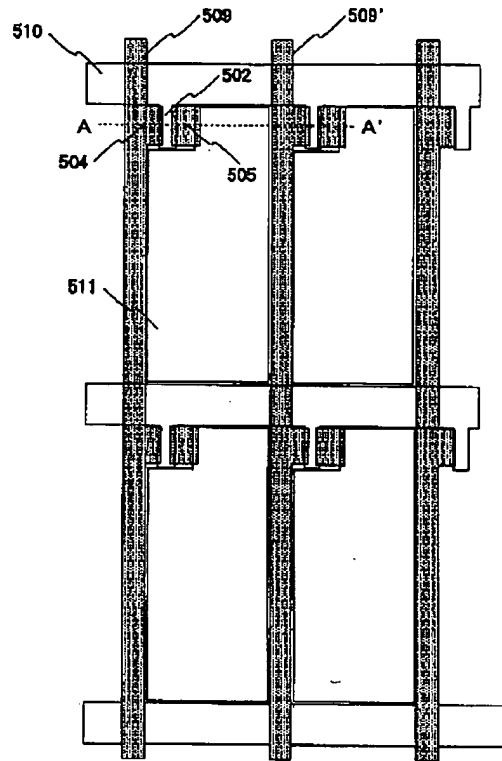
【図3】

図 3

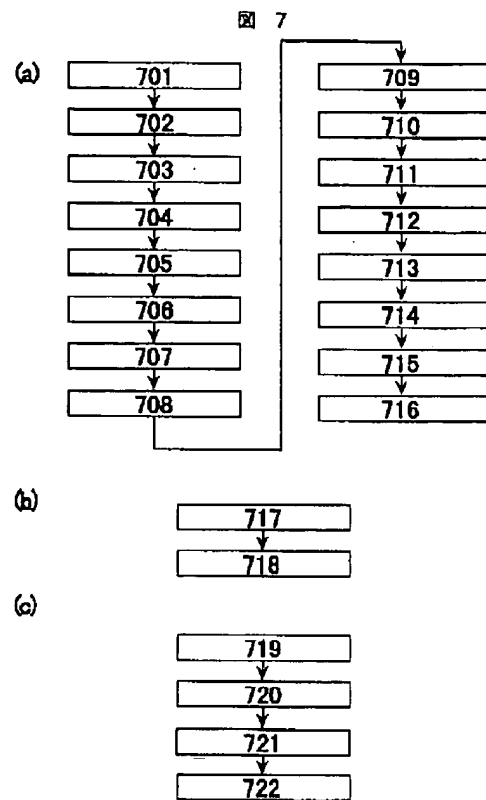


【図5】

図 5



【図7】




---

フロントページの続き

(72)発明者 安藤 正彦  
茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

Fターム(参考) 2H092 JA26 JA31 JA32 JA33 JA35  
JA39 JA43 JB27 JB56 JB57  
KA09 KA12 KA13 KA18 KA19  
KA20 KB05 KB24 MA04 MA05  
MA07 MA08 MA10 MA15 MA19  
MA27 MA37 NA22 NA27  
5F110 AA06 BB01 CC03 CC07 DD02  
EE06 EE44 FF02 FF29 GG05  
GG28 GG29 GG42 GG57 HK02  
HK07 HK32 HK33 NN03 NN04  
NN23 NN24 NN27 NN33 NN35  
NN36 NN80 QQ01 QQ04 QQ08

## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is concerned with a semiconductor device and concerned especially with a active-matrix liquid crystal display or an IC card.

[0002]

[Description of the Prior Art] In recent years, the active-matrix liquid crystal display using the active component represented by the thin film transistor (TFT) is being used also as monitors, such as a personal computer and a workstation, from the point of space-saving with a low power rather than high definition equivalent to CRT, and CRT. However, active-matrix-liquid-crystal equipment has a high price compared with CRT, and in order to spread more, much more low-pricing is called for. It considers applying the organic thin film transistor (organic TFT) of the simple producing method to an active component as one of the technique of low-pricing. The plasma chemistry vapor growth (CVD) equipment which produces the present insulating layer and present semi-conductor layer of an amorphous silicon TFT, and the sputtering system which produces an electrode are large sums. Moreover, membrane formation temperature is as high as 230 - 350 degrees, and it is necessary to maintain cleaning etc. frequently in a CVD method, and a throughput is low. on the other hand -- organic -- compared with a CVD system and a sputtering system, it is cheap, and with those equipments, the coater and vacuum evaporation system which produce TFT have low membrane formation temperature, and are easy to maintain. therefore, a liquid crystal display -- organic -- when TFT is applied, drastic reduction of cost can be expected.

[0003] organic [ general ] -- TFT consists of a configuration of a glass substrate, a gate electrode, gate dielectric film, a source electrode, a drain electrode, and the organic-semiconductor film. By changing the electrical potential difference impressed to a gate electrode, the amount of charges of the interface of gate dielectric film and the organic-semiconductor film is made a surplus or lack, and it switches by changing the drain current value which flows a source electrode / organic semiconductor / drain inter-electrode.

[0004] JP,8-228035,A -- said organic-semiconductor film -- the hexamer thiophene oligomer vacuum evaporatio film -- using -- organic -- it indicates producing TFT. moreover -- reference (Y-Y.Lin, D.J.Gundlach, S.F.Nelson, and T.N.Jackson, and IEEE Transactions on Electron Devices, Vol.44, No.8 p.p.1325-1331 (1997)) -- the organic-semiconductor film -- the pentacene vacuum evaporatio film -- using -- high performance organic -- it indicates having produced TFT. moreover, organic [ using the insulating polymer which JP,8-191162,A uses an organic material for the semi-conductor film, a source electrode, a drain electrode and a gate electrode, and has a cyano group in gate dielectric film ] -- it indicates having produced TFT.

[0005] At JP,8-228035,A and JP,10-125924,A, although the organic-semiconductor film is formed using vacuum deposition, there is no publication about patternizing of the semi-conductor film. For example, when pattern formation is carried out using the metal mask made from Mo, the minimum size of a pattern is set to about 100 micrometers, and becomes large compared with the pixel size (10x30micrometer<sup>2</sup>) of the present liquid crystal display equipment. Moreover, when the existing HOTORISO graphic method (HOTORISO law) is used, we are anxious about degradation of the carrier impregnation to the semi-conductor layer by annealing for being desorbed from the polar solvent used

for a resist ingredient, or a solvent etc.

[0006] Moreover, in JP,2-239663,A, the publication about 2 terminal electronic device which has the organic-semiconductor layer patternized between the parallel poles of two sheets is on a substrate. This forms the patternizing insulator layer which removed the electrode section on a lower electrode, and produces the organic-semiconductor film of size equivalent to a lower electrode using a lower electrode. In this invention, an ingredient is limited to the organic material used as electron donors, such as DETORA cyano quinodimethan, and cannot apply to other ingredients. Moreover, this producing method is inapplicable to 3 terminal components, such as TFT.

[0007]

[Problem(s) to be Solved by the Invention] organic [ of the conventional technique ] -- in TFT, minute processing of the organic-semiconductor film cannot be carried out, but it is a large area compared with a gate electrode. Therefore, increase of the OFF state current by surroundings lump starts. Moreover, since the organic-semiconductor film is a large area, the OFF state current by the carrier which it becomes impossible to be able to finish covering in a protection-from-light layer, and is generated in optical pumping increases. Consequently, ON / off ratio of the current which shows the engine performance of a switching device become small. If ON / off ratio becomes small, when it uses for a liquid crystal display active component, since a current flows also in an OFF state, the electrical potential difference impressed to liquid crystal will fall, and a maintenance property will fall, for example.

[0008] Moreover, when the OFF state current increases, gate voltage variation (S value) required for making the drain current which shows the steep nature of a switch increase by the single figure becomes large, and a TFT property falls.

[0009] moreover, the above-mentioned organic one -- since TFT is constituted between the adjoining signal wiring when TFT is used for the active component of a liquid crystal display, by contiguity signal wiring, the writing to a liquid crystal pixel takes place, and it leads to the fall of contrast.

[0010] The purpose of this invention is developing the new patternizing method for avoiding the fall of the above-mentioned TFT property, and the fall of the contrast under the effect of the contiguity signal wiring in a liquid crystal display in an organic TFT component.

[0011]

[Means for Solving the Problem] The above-mentioned purpose is attained through the insulating layer patternized between said gate insulating layers and said semi-conductor layers in a substrate, a gate electrode, a gate insulating layer, a source electrode, a drain electrode, and the organic thin film transistor that consists of an organic-semiconductor layer by patternizing the channel field of said organic-semiconductor film in size equivalent to a gate electrode.

[0012] Moreover, this invention can also use a photosensitive insulator layer for said insulating layer.

[0013] Next, it is characterized by using this invention as an active component of a active-matrix liquid crystal display.

[0014] It is constituted by an electric conduction gate electrode, a gate insulating layer, the source electrode which keeps spacing horizontally and a drain electrode, and the organic-semiconductor layer in organic TFT here. Organic TFT operates by any of an are recording condition or a depletion condition they are according to the polarity of the electrical potential difference impressed to a gate electrode.

[0015] The gate electrode of this invention is between a source electrode and drain electrodes and in right under [ right above a field or right under ] which makes one side the longitudinal direction of the source / drain electrode, and, as for electrode size, it is desirable to become one 1.1 to 1.2 times the magnitude of each side of said field of this in consideration of alignment precision. Organic materials using the applying method with a simple electrode formation process, such as the poly aniline and the poly thiophene, and conductive ink are desirable. Moreover, inorganic materials, such as an alloy using metals, such as the gold in which electrode formation is possible, platinum, chromium, palladium, aluminum, an indium, molybdenum, and nickel, and these metals using the existing HOTORISO graphic method, and polish recon, an amorphous silicon, a stannic acid ghost, indium oxide, an indium, a stannic acid ghost (ITO), are desirable. It does not interfere, even if it is not necessarily restricted to these ingredients, of course and uses together two or more sorts of these ingredients.

[0016] As an ingredient used for the gate dielectric film of this invention, organic materials, such as the poly chloro pyrene in which the applying method is possible, polyethylene terephthalate,

polyoxymethylene, polyvinyl chloride, polyvinylidene fluoride, a cyano ethyl pullulan, polymethylmethacrylate, Pori Sall John, a polycarbonate, and polyimide, as well as a gate electrode are desirable. Moreover, the inorganic material of SiO<sub>2</sub> and SiN<sub>x</sub> which can use the existing HOTORISO method, and aluminum<sub>2</sub>O<sub>3</sub> grade is desirable. It does not interfere, even if it is not necessarily restricted to these ingredients, of course and uses together two or more sorts of these ingredients.

[0017] Since almost all organic semiconductors are P-type semiconductors whose carriers which convey a charge are holes as an ingredient of the source electrode used by this invention, and a drain electrode, in order to take a semi-conductor layer and ohmic contact, the large metal of a work function is desirable. Although gold and platinum are mentioned, specifically, it is not necessarily limited to these ingredients. Moreover, since a carrier is enabled to tunnel between a metal/semi-conductor and it stops basing on the metaled quality of the material when a dopant is doped to high density on a semi-conductor layer front face, the metallic material which raised with the gate electrode is also applicable.

[0018] It is formed between gate dielectric film and an organic-semiconductor layer, and becomes the patternizing insulator layer of this invention with the configuration of having removed the field of the insulator layer right above a gate electrode or in right under. Moreover, the field of the insulator layer removed has gate electrode size and a desirable EQC. This patternizing insulator layer has a function as a mask pattern at the time of forming the semi-conductor film. That is, after forming a patternizing insulator layer, if the semi-conductor film is deposited, the semi-conductor film can be formed only in the field which functions as a channel field so that gate dielectric film may be touched. moreover, in the part which is not a removal part which removed the field of the insulator layer right above a gate electrode or in right under, the semi-conductor film is formed through this patternizing insulator layer with these electrodes the part in which a source electrode and a drain electrode exist. Thereby, the semi-conductor film can be formed in a channel field with a sufficient precision.

[0019] As for the photosensitive insulator layer of this invention, itself has phot patternizing nature, a resist ingredient becomes unnecessary, and a production process is shortened. As an ingredient of a patternizing insulator layer, in order to perform selective etching, it is necessary to use the insulating material different from gate dielectric film.

[0020] As an example of an insulator layer, although organic materials, such as the inorganic material of SiO<sub>2</sub>, SiN<sub>x</sub>, and aluminum<sub>2</sub>O<sub>3</sub> grade, a poly chloro pyrene and polyethylene terephthalate, polyoxymethylene, polyvinyl chloride, polyvinylidene fluoride, a cyano ethyl pullulan, polymethylmethacrylate, Pori Sall John, a polycarbonate, and polyimide, are mentioned, it is not necessarily limited to these ingredients.

[0021] As an organic-semiconductor ingredient of this invention, the aromatic compound of pi electron conjugated system, a chain compound, an organic pigment, an organic silicon compound, etc. are desirable. Although pentacene, tetracene, a thiophene oligomer derivative, a phenylene derivative, a phthalocyanine compound, a polyacethylene derivative, the poly thiophene derivative, cyanine dye, etc. are mentioned, specifically, it is not necessarily limited to these ingredients.

[0022] After the organic TFT manufacture approach of this invention forms a gate electrode, a gate insulating layer, a source electrode, and a drain electrode on a glass substrate, and forms an insulator layer and it removes the insulator layer on a gate electrode, it is characterized by forming the semi-conductor film. As the organic TFT manufacture approach of this invention, a spatter is used for a plasma-CVD method, a metal membrane, a stannic acid ghost, indium oxide, and ITO at an inorganic insulator layer. Moreover, a HOTORISO graphic method, existing dry etching, or the existing wet etching method is used for pattern processing. the detailed explanation about these producing method -- the volume "liquid crystal display technical-active matrix LCD -" for Shoichi Matsumoto -- Chapter 2 It is indicated by Sangyo Tosho Publishing (1996). Moreover, a spin coat method, the cast method, the Czochralski method, a vacuum deposition method, etc. are mentioned as the production approach of the thin film which uses a conductive organic material, conductive ink, an insulating organic material, and a semi-conductor organic material as a raw material.

[0023] A active-matrix component is added for every pixel from which the active-matrix liquid crystal display here constitutes the display, and an electrical potential difference is impressed to liquid crystal through this. The following methods are taken as a driving method. Active-matrix components, such as TFT, are prepared in the intersection of nxm matrix wiring which consists of the scanning line of n lines, and a signal line of m train, a drain electrode is connected to a signal line and a source electrode is

connected to a pixel electrode for the gate electrode of TFT at the scanning line. A status signal is supplied to an address signal and a signal line at the scanning line, and the liquid crystal on a pixel electrode is operated through the TFT switch controlled by the address signal by which ON / off signal was \*\*\*\*(ed). When organic TFT is applied to a switching element, a manufacture process is simplified and a low price becomes possible.

[0024] as mentioned above, organic -- although explained focusing on TFT, the TFT structure and its manufacture approach of this invention are applicable also to TFT which has semi-conductor layers other than an organic material.

[0025]

[Embodiment of the Invention] (Example 1) Drawing 1 and drawing 2 explain the organic TFT component by this invention.

[0026] The organic TFT component structure section Fig. of an example 1 is shown in drawing 1 (a). Drawing 1 (b) shows the top view of the organic TFT component structure of an example 1. 101 -- a glass substrate and 102 -- a gate electrode and 103 -- gate dielectric film and 104 -- for a patternizing insulator layer and 107, as for the a-6T organic-semiconductor film of a non-channel field, and 109, the hexamer thiophene oligomer (a-6T) organic-semiconductor film of a channel field and 108 are [ a source electrode and 105 / a drain electrode and 106 / the hole for gate electrode ejection and 110 ] the removal fields of a patternizing insulator layer. That is, the patternizing insulator layer 106 serves as the configuration of having removed the removal field 110 of a patternizing insulator layer among the insulator layers which are in the upper part of the gate electrode 102, or a lower part (this example upper part) about gate dielectric film 103 and the insulator layer formed between organic-semiconductor layers (organic-semiconductor film 107). Moreover, the field 312 of the insulator layer removed is equivalent to the channel area size of the gate electrode 102.

[0027] Moreover, as shown in drawing 1 (b), the source electrode 104 and the drain electrode 105 have the width of face of W, and are arranged with spacing of L. The gate electrode 102 is pulled out at one side, and is connected outside from the hole 109 for gate electrode ejection. The organic-semiconductor film 107 is constituted so that it may touch in a part for the slant surface part of the edge of the source electrode 104 and the drain electrode 105.

[0028] organic [ which showed the configuration to drawing 2 (a) at drawing 1 ] -- the production process of TFT is shown (processes 201-211). Moreover, the HOTORISO process used for drawing 2 (b) at the process of drawing 2 (a) is shown (processes 212-216). The flow of processing is shown in the drawing 2 (b) left column, and the change of structure corresponding to the right column is shown. All over drawing, in 217, the processing film and 219 show a substrate and, as for the resist film and 218, 220 shows a photo mask.

[0029] The CrMo film with a thickness of about 150nm is formed by the sputtering method on the glass substrate 101 which consists of Corning 1737 (process 201). The CrMo film is patternized according to the HOTORISO process shown in drawing 2 (b), and the gate electrode 102 is formed (process 202).

[0030] At a HOTORISO process, form the resist film 217 with a spin coat method (process 212), and irradiate UV light through a photo mask 220, the processing film 218 to patternize is made to expose a resist (process 213), and a mask pattern is imprinted by development and carrying out postbake on it at the resist film (process 214). Then, the part which is not covered by the resist by wet or the dry etching method is removed (process 215), and a resist is exfoliated (process 216).

[0031] With a CVD method, the gate dielectric film 103 of the silicon oxide (SiO<sub>2</sub>) film with a thickness of 300nm is formed on the glass substrate 101 in which the gate electrode 102 was formed (process 203). Gate dielectric film 103 has structure equivalent to the gate electrode 102 which upheaved by width of face by existence of the gate electrode 102. SiO<sub>2</sub> The material gas used for membranous formation is :SiH<sub>4</sub>+N<sub>2</sub>O which is as follows. By the HOTORISO process, it is SiO<sub>2</sub>. The hole 109 for gate electrode ejection is formed in the film (process 204). A spatter is used on it, the CrMo film with a thickness of 20nm is formed, it patternizes according to a HOTORISO process and the source electrode 104 and the drain electrode 105 are formed (process 205,206). Au film with a thickness of 150nm which used vacuum deposition on it and was formed is patternized according to a HOTORISO process, and the source electrode 104 and the drain electrode 105 are formed. The CrMo film is Au film and SiO<sub>2</sub>. It used in order to raise membranous adhesion. The magnitude of a source electrode and a drain electrode is (1000x50micrometer<sup>2</sup>). In this case, channel width W is set to 1000



micrometers. Moreover, channel length  $L$  corresponds to the source / drain inter-electrode gap, and is 50 micrometers.

[0032] With the usual organic TFT component, although the organic-semiconductor film is produced on this, on it, a CVD method is used and the silicon nitride ( $\text{SiN}_x$ ) film with a thickness of 500nm is formed in this invention (process 209). The material gas used for formation of the  $\text{SiN}_x$  film is  $\text{SiH}_4 + \text{NH}_3 + \text{N}_2$  which is as follows. A HOTORISO process removes some  $\text{SiN}_x$  film (process 210). For the location of the removal field 110, as shown in drawing 1 (b), it is in the field ( $W \times L$ ) and this alignment between a source electrode and a drain electrode, and channel length  $L$  and channel width  $W$  are 1.1, respectively. It is twice as many magnitude as this. The hexamer thiophene oligomer (a-6T) organic-semiconductor film with a thickness of 100nm is formed with a vacuum deposition method on it (process 211). The production conditions of the a-6T organic-semiconductor film are as follows. The ultimate vacuum in a vacuum evaporation equipment chamber is  $3 - 5 \times 10^{-6}$  torr. a-6T powder is put on the boat for the resistance heating made from Mo, and it heats and vapor-deposits at about 300 degrees C. the above -- organic -- TFT is completed.

[0033] In this example, the a-6T organic-semiconductor film 107 of the channel field formed in the removal field 110 of the  $\text{SiN}_x$  film touches the source electrode 104, the drain electrode 105, or gate dielectric film 103, and serves as a channel field where a drain current flows. Moreover, since the removal field 110 of the  $\text{SiN}_x$  film was formed by the anisotropic etching technique, the angle (taper angle) which a cross section perpendicular to the substrate front face of a removal field, and the source / drain electrode surface make became about 90 degrees. Therefore, as shown in drawing 1 (a), the a-6T organic-semiconductor film 108 on the  $\text{SiN}_x$  film 106 and the a-6T organic-semiconductor film 107 which forms a channel field could be cut off, it changed into the condition, and the channel field became size equivalent to a gate electrode. Consequently, the source / drain inter-electrode sneak current fell, and the OFF state current became small with 10-11A to 10-12A. Moreover, the  $S$  value which shows the steep nature of switching was also able to decrease from 15 to 3. Moreover, since the effective size of the a-6T organic-semiconductor film became small, the photocurrent by the carrier generated in optical pumping was controlled.

[0034] The channel field of this example is  $21100 \times 55$  micrometers. It becomes and cannot realize by the patternizing approach of the vacuum evaporation mask using the usual metal mask. Moreover, by the patternizing approach of this invention, since the HOTORISO process is used, size required for the active-matrix component of a liquid crystal display is realizable.

[0035] Consequently, according to this invention, organic half \*\*\*\* vapor-deposited all over the substrate is patternized by size equivalent to a gate electrode, the increment in inter-electrode sneak current and the OFF state current by optical pumping is controlled, and by minding the insulating layer patternized between the source / drain electrode, and the organic-semiconductor film shows that a high performance organic TFT component is obtained.

[0036] (Example 2) Next, in the organic TFT component by this invention, drawing 3 and drawing 4 explain the operation gestalt which used the photosensitive organic compound insulator for the patternizing insulator layer.

[0037] The organic TFT component structure section Fig. of an example 2 is shown in drawing 3 (a). Drawing 3 (b) shows the top view of the organic TFT component structure of an example 2. For a glass substrate, the patternizing insulator layer which gate dielectric film and 304 become in a gate electrode and 303, and a drain electrode and 306 become [ 302 ] from a photosensitive organic compound insulator in a source electrode and 305, and 307, as for the a-6T organic-semiconductor film of a non-channel field, and 309, the a-6T organic-semiconductor film of a channel field and 308 are [ 301 / the hole for gate electrode ejection and 310 ] the removal fields of a photosensitive organic compound insulator. That is, the patternizing insulator layer 306 which consists of a photosensitive organic compound insulator serves as the configuration of having removed the removal field 312 of a photosensitive organic compound insulator among the insulator layers which are in the upper part of the gate electrode 302, or a lower part (this example upper part) about gate dielectric film 303 and the photosensitive organic compound insulator formed between organic-semiconductor layers (organic-semiconductor film 307). Moreover, the field of the insulator layer removed is equivalent to the channel area size of the gate electrode 302. Moreover, as shown in drawing 3 (b), the source electrode 304 and the drain electrode 305 have the width of face of  $W$ , and are arranged with spacing of  $L$ . The gate

electrode 302 is pulled out at one side, and is connected outside from the hole 309 for gate electrode ejection. The organic-semiconductor film 307 is constituted so that it may touch in a part for the slant surface part of the edge of the source electrode 304 and the drain electrode 305.

[0038] organic [ which was shown in drawing 4 (a) at drawing 3 ] -- the production process of TFT is shown (processes 401-411). Moreover, the HOTORISO process used for drawing 4 (b) at the process shown in drawing 4 (a) is shown (processes 412-414).

[0039] SiO<sub>2</sub> of the gate electrode 302 formed on the Corning 1737 glass substrate 301, and a gate insulating layer The formation approach of the gate dielectric film 303 which consists of film, the hole 309 for gate electrode ejection, the source electrode 304, and drain electrode 305\*\* is the same as an example 1 (processes 401-408). Furthermore, a benz-cyclo-butene (BCB) organic compound insulator with a thickness of 2 micrometers is formed by the applying method on it (process 409). Next, a HOTORISO process removes a part of BCB insulator layer (process 410). The location of the removal field 310 and magnitude are equivalent to the removal field 110 of example 1 publication. As shown in drawing 4 (b), compared with the usual HOTORISO process of five processes which showed the BCB insulator layer in drawing 2 (b) in order that self might serve as a photoresist, resist spreading (process 212) and a resist breakaway (process 216) process are shortened, and a manufacture process is simplified.

[0040] Next, the a-6T organic-semiconductor film of 20nm of thickness is formed with a vacuum deposition method on a BCB insulator layer. Vacuum evaporatio conditions are as example 1 publication. The a-6T organic-semiconductor film 307 of a field 310 from which the BCB insulating layer was removed touches the source electrode 304, the drain electrode 305, or gate dielectric film 303, and serves as a channel field. On the other hand, since it becomes impossible for the a-6T organic-semiconductor film 308 of the patternizing insulator layer 306 which consists of a BBC insulator layer to contact the a-6T organic-semiconductor film 307, a channel field is patternized by size equivalent to a gate electrode. the above -- organic -- TFT is completed.

[0041] In this example, like [ after simple / of the formation process of a patternizing insulating-layer removal field / is carried out ] the example 1, the OFF state current fell and the TFT property improved.

[0042] Consequently, according to this invention, by inserting a patternizing photosensitivity organic insulating layer between the source / drain electrode, and the organic-semiconductor film shows that an organic-semiconductor channel field is optimized and a high performance organic TFT component is obtained.

[0043] (Example 3) Next, drawing 7 explains the operation gestalt which used the organic TFT component by this invention for the active-matrix liquid crystal display from drawing 5.

[0044] The active-matrix liquid crystal display by this invention is shown in drawing 5. The cross section of the active-matrix liquid crystal display in the A-A' line in drawing 5 is shown in drawing 6. 501 a gate electrode and 503 for a glass substrate and 502 Gate dielectric film, 504 a drain electrode and 506 for a source electrode and 505 A patternizing insulator layer, The a-6T organic-semiconductor film of a channel field and 508 507 The a-6T organic-semiconductor film of a non-channel field, 509,509' scan wiring and 511 for signal wiring and 510 A pixel electrode, 512 -- a SiO<sub>x</sub> protective coat and 513,513' -- for a liquid crystal constituent and 517, a spacer bead and 518,518' of a polarizing plate and 519 are [ the orientation film and 515 / a counterelectrode and 516 / a TFT substrate and 520 ] opposite substrates.

[0045] The production process of the active-matrix liquid crystal display shown in drawing 7 by drawing 5 and drawing 6 is shown (processes 701-722).

[0046] First, the TFT substrate 519 is produced according to the routing shown in drawing 7 (a). The CrMo film with a thickness of about 150nm is formed by the sputtering method on the Corning 1737 glass substrate 501 (process 701). The CrMo film is patternized according to a HOTORISO process, and the scan wiring 510 and the gate electrode 502 are formed (process 702). Moreover, it is SiO<sub>2</sub> with a thickness of 300nm by the CVD method. The gate dielectric film 503 which consists of film is formed (process 703). Besides, by the sputtering method, it patternizes according to a HOTORISO process after forming an ITO thin film with a thickness of 300nm, and the pixel electrode 511 is formed (process 705,706). Furthermore, Au thin film with a thickness of 150nm which used and formed vacuum deposition on it is patternized according to a HOTORISO process, and signal wiring 509, the source electrode 504, and the drain electrode 505 are formed (process 709,710). It is Au film and SiO<sub>2</sub> like an

example 1. In order to raise membranous adhesion, the CrMo pattern of 20nm of thickness is inserted (process 707,708). Furthermore, the patternizing insulator layer which consists of SiNx with a thickness of about 500nm is formed with a CVD method on it (process 711). Like an example 1, a part of SiNx insulator layer is removed using a HOTORISO process (process 712), and the a-6T organic-semiconductor vacuum evaporation film of 20nm of thickness is formed on it (process 713).

Furthermore on it, the SiOx vacuum evaporation film of 500nm of thickness is formed as a protective coat 512 (process 714). The orientation film 513 with a thickness of about 200nm is formed with a spin coat method on it (process 716). The TFT substrate 519 is completed by the above.

[0047] Next, the opposite substrate 520 is produced according to the routing shown in drawing 7 (b). On the glass substrate 514 which consists of Corning 1737, a spatter is used and the ITO counterelectrode 515 with a thickness of 140nm is formed (process 717). A spin coat method is used on it and with a thickness of 200nm orientation film 513' is formed (process 718).

[0048] A liquid crystal panel is produced according to the routing shown in drawing 7 (c). The spacer bead 517 which consists the orientation film 513 on the TFT substrate 519 and the opposite substrate 520 and the front face of 513' of silicon oxide with a diameter of about 4 micrometers after orientation processing (process 719) is distributed on TFT substrate 519 front face (process 720). The liquid crystal constituent 516 is enclosed between the cel gaps which pinched and formed the TFT substrate 519 and the opposite substrate 520 (process 721). A polarizing plate 518 and 518' are stuck on the front face of the TFT substrate 519 and the opposite substrate 520, and a liquid crystal panel is formed (process 722).

[0049] In this example, by existence of the patternizing insulator layer 506, since the a-6T organic-semiconductor film 507 of a channel field was patternized by a gate electrode and the same size, the OFF state current as well as an example 1 fell a single figure.

[0050] Moreover, although the a-6T organic-semiconductor film 508 existed in the field between the drain electrode 505 shown in drawing 5 and drawing 6, and contiguity signal wiring 509', since the organic-semiconductor patternizing insulator layer 506 was minded, the TFT actuation by the drain electrode 505 and contiguity signal wiring 509' did not take place, therefore the writing by contiguity signal wiring did not take place.

[0051] Consequently, according to this invention, by the source / drain electrode, and organic-semiconductor minding an insulating layer, the organic TFT component by which the organic-semiconductor channel field was patternized is obtained, and the active-matrix-liquid-crystal equipment with which the cross talk during wiring cannot happen easily is obtained.

[0052] An organic TFT component can be used also as an active element used for an IC card. In this case, it becomes possible by making glass substrate 101 substrate using Corning 1737 into the plastics of a polymer to carry out a direct laminating to the card itself.

[0053] As stated above, it is desirable to the improvement in the engine performance to offer the thin film transistor by which the semi-conductor channel field was patternized.

[0054] Specifically, the gate electrode 102, the gate insulating layer 103, the source electrode 104, and the drain electrode 105 are formed on a glass substrate 101. A patternizing insulator layer is formed on it and the field 110 on a gate electrode is removed. Moreover, the organic-semiconductor film is vapor-deposited. It means that the organic-semiconductor film 107 formed in the field 110 which the patternizing insulator layer removed serves as a channel field, it dissociates with the organic-semiconductor film 108 on the patternizing insulator layer 106, and the organic-semiconductor channel field had been patternized by size equivalent to a gate electrode. The thin film transistor of a semi-conductor channel field patternized with a sufficient precision can become possible by this, a semi-conductor channel field can be optimized, and the improvement in the engine performance of the thin film transistor especially using the organic-semiconductor film can be attained.

[0055]

[Effect of the Invention] If this invention is used, a semi-conductor channel field will be optimized in an organic TFT component, and the fall of the drain OFF state current and the writing to the liquid crystal pixel by the contiguity signal wiring in active-matrix-liquid-crystal equipment will become avoidable.

---

[Translation done.]